Mudanças feitas em 15.03.2024

1 – Atribuído os valores e footprints dos componentes no IC1: ESP32-S3-WROOM-1-N8R8:

Tabela

Descrição gerada automaticamente com confiança média

2 – O empacotamento dos resistores foram padronizados para 0603

3 – O empacotamento dos capacitores foram padronizados para 0402

4 – O título, a especificação e número dos componentes foram atualizados para coincidirem com o esquemático do datasheet

5 – A posição de alguns componentes foram ajustadas para caberem os textos dos componentes

6 – A legenda do esquemático foi atualizada para:

* Data de emissão: 2024-03-15
* Revisão: POC 2.0
* Corrigido o nome do ADRIANO CÉSAR PEREIRA para ADRIANO CÉSAR DE SOUSA PEREIRA
* Corrigido o nome do título do projeto de ICARUS-2 OBCH para ICARUS-2 OBDH
* Foi marcada a caixa de texto “Copie nas outras folhas” o Título e os comentários 2, 3 e 4 (nomes dos autores)
* Foi reordenado o nome dos autores para a ordem alfabética

7 – Esquemático do LED RGB foram feitas mudanças em:

* Nome do transistor Q1 e Q2 para o modelo do esquemático do ESP32-S3 oficial
* Definido os footprints e valores dos componentes: resistores e capacitores

8 - Esquemático do Botão Boot e Reset com Regulador foram feitas mudanças em:

* Corrigida a ligação dos dois botões SW1 e SW2
* Definido os footprints dos componentes: LED RED, SW1, SW2, capacitores e resistores

9 – Em Interface USB para UART foram feitas mudanças em:

* Definido os footprints e valores dos componentes: resistores e capacitores

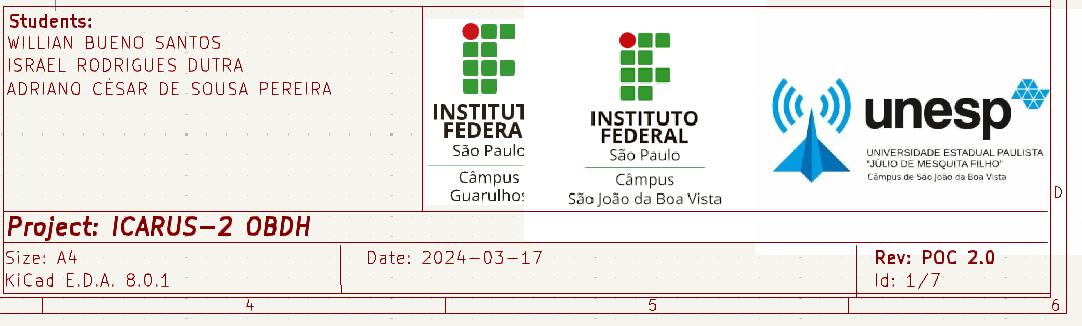
Falta arrumar os footprints de bibliotecas ausentes:

Texto

Descrição gerada automaticamente

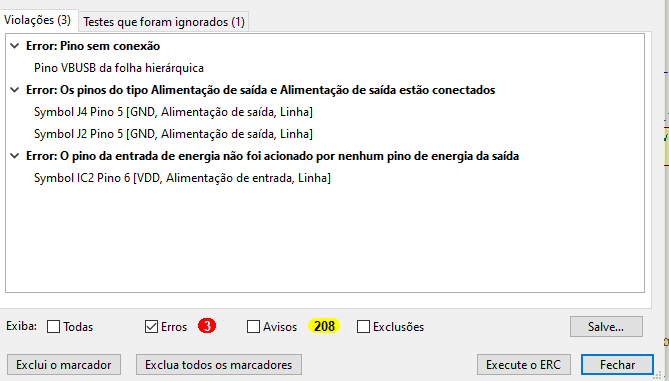
Atualização 17/03 Israel

1. Foi criado um caminho para a biblioteca de footprints a fim de linkar os footprints dos componentes que faltam.
2. Tem que checar se ao fazer o download do projeto as footprints são linkadas automaticamente.
3. Mudança da footprint dos conectores j1 e j3 para socket vertical
4. Realizando o esquema hierárquico no Block Diagram. Ainda faltam ligações a serem feitas.
5. Atualização do template

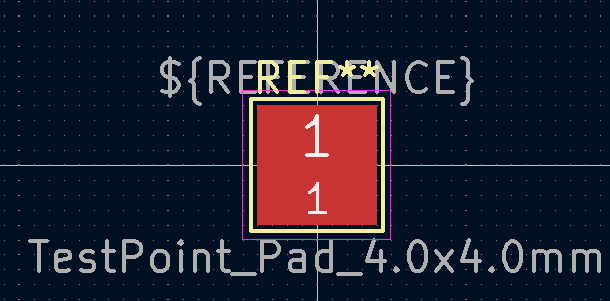


Alterações 24/03 Israel

1. Diagrama de blocos finalizado
2. Foi colocado datasheets em todos os componentes não discretos
3. Foi colocado test points nas nets mais importantes (depois tem que colocar em mais nets do uC)
4. Padronização das fontes e quadrados de cada pagina
5. Rodei um ERC consegui resolver a maioria dos erros, porem esses três ficaram pra ser resolvido no futuro. Os 208 avisos não são grande problema, so tem q ter paciência pra resolver todos.



1. Foi escolhida essa footprint para o test point



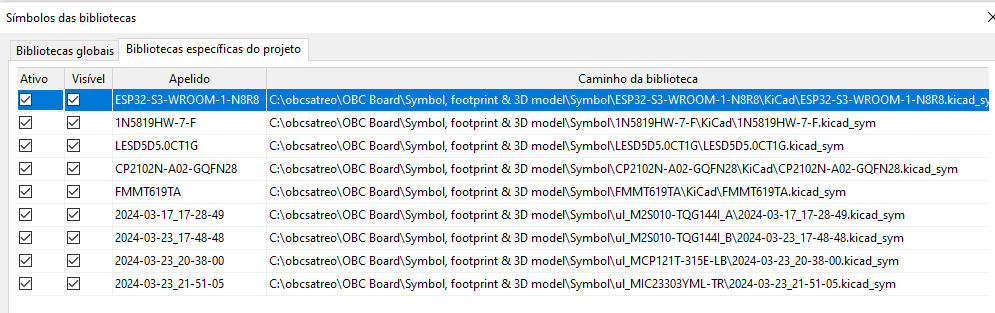
1. Agora podemos passar pra PCB

**PROCESSO DE JUNÇÃO DOS ESQUEMAS ESP32 COM FPGA**

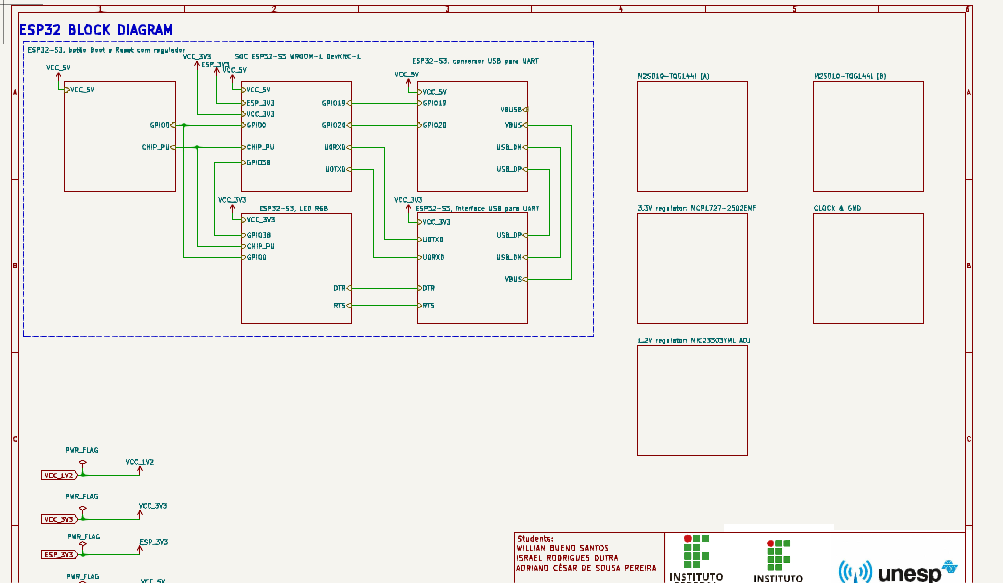
MUDANÇAS FEITAS EM 08/04

1-Foi incluído o projeto FPGA no OBC Board, pois nele já estão os caminhos corretos para os arquivos (Disco Loca C: )

2-o caminho deve ser



3-com a junção a página inicial esta da seguinte forma



4-foi colocado os símbolos do projeto librecube

5-foi trocado o net VBUSB para VBUS

6-